

THIN FILM SEMICONDUCTOR DEVICE

Patent Number: JP58093273
Publication date: 1983-06-02
Inventor(s): IDE KIYOUZOU; others: 02
Applicant(s): TOKYO SHIBAURA DENKI KK
Requested Patent: JP58093273
Application JP19810190601 19811130
Priority Number(s):
IPC Classification: H01L29/78
EC Classification:
Equivalents:

Abstract

PURPOSE: To eliminate the impregnation of impurity in an amorphous substrate into a thin semiconductor film by interposing an inorganic insulating thin film between the substrate and the thin semiconductor film.
CONSTITUTION: An inorganic insulating film 2 is accumulated on an amorphous substrate 1. Then, a thin semiconductor film 3 is accumulated thereon. In this manner, the electric characteristics of the element are improved by preventing the impurity from impregnating into the substrate 1, thereby improving the electric characteristics of the element. The substrate which is thus obtained also has durability against strong acid and alkali treatments and can protect the surface of borosilicate glass which is impossible to be treated with chemicals.

Data supplied from the esp@cenet database - I2

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭58—93273

⑤ Int. Cl.³
H 01 L 29/78
// H 01 L 29/04

識別記号

庁内整理番号
7377—5 F
7514—5 F

④ 公開 昭和58年(1983)6月2日

発明の数 1
審査請求 未請求

(全 2 頁)

⑭ 薄膜半導体装置

川崎市幸区小向東芝町 1 東京芝
浦電気株式会社総合研究所内

① 特 願 昭56—190601

⑦ 発 明 者 小竹秀典

② 出 願 昭56(1981)11月30日

川崎市幸区小向東芝町 1 東京芝
浦電気株式会社総合研究所内

⑦ 発 明 者 井出恭三

⑧ 出 願 人 東京芝浦電気株式会社

川崎市幸区小向東芝町 1 東京芝
浦電気株式会社総合研究所内

川崎市幸区堀川町72番地

⑦ 発 明 者 小穴保久

⑨ 代 理 人 弁理士 則近憲佑 外 1 名

明 細 書

1. 発明の名称

薄膜半導体装置

2. 特許請求の範囲

非晶質基板上に形成した薄膜半導体装置において、該非晶質基板と半導体薄膜との間に無機絶縁性薄膜を介在させ、非晶質基板中の不純物が半導体薄膜中に浸透することを防いだ構造を有する薄膜半導体装置。

3. 発明の詳細な説明

(1) 発明の属する技術分野

本発明は非晶質基板上に形成される薄膜半導体装置に関する。

(2) 従来技術とその問題点

最近ガラス等の非晶質基板上にシリコンや CdSe 等の半導体薄膜を堆積し、そこに表示デバイス用の電界効果トランジスタ (FET) を形成することが試みられている。しかし例えば非晶質基板として硼珪酸ガラス (商品名 コーニング 7059) を使用した場合、その上に半導体薄膜を堆積するとき、或

いは堆積した半導体薄膜を熱処理するとき、基板温度を 400℃ 以上にすると基板から Na, B 等の不純物が半導体薄膜中に浸入、拡散し、素子の電気的特性を著しく劣化させることがわかった。

(3) 発明の目的

本発明はかかる事情に鑑みなされたもので、非晶質基板中の不純物が半導体薄膜中に浸透しないようにして素子の電気特性を向上させた薄膜半導体装置を提供するものである。

(4) 発明の概要

即ち本発明は、非晶質基板と半導体薄膜との間に無機絶縁性薄膜を介在させたことを特徴とするものである。

第 1 図にその構造の基本構成を示す。1 は非晶質基板、2 は不純物の浸透を防止する無機絶縁膜で、3 は素子を形成する半導体薄膜である。このようにして得られた基板は、単に基板中の不純物の浸透を防ぐだけでなく、強酸や強アルカリの処理にも耐性があり、この薬品処理が不可能な硼珪酸ガラス等の表面の保護もすることがわかった。

(5) 発明の実施例

具体的な実施例は次のようにして行なわれた。
50mm角、厚さ1mmの硼硅酸ガラス(商品名コーニング7059)を基板(1)とし、この上にスパッタで Ta_2O_5 (2)を2000Å堆積した。スパッタの条件はRF出力1KWであり、導入ガスはAr 6mtorr、 O_2 が0.6mtorrであり、基板温度は150°Cであった。その上に半導体薄膜(3)として、基板温度550°CでプラズマCUD法で多結晶シリコンを6000Å堆積した。この多結晶シリコン膜(2)を用いて、公知の半導体素子製造工程で作製した素子(FET)は Ta_2O_5 薄膜(2)を堆積しない基板上に形成した素子よりも相互コンダクタンスが約5倍になった。これは単に Ta_2O_5 薄膜(2)が硼硅酸ガラス中のNa、Bが半導体薄膜(3)中に浸入するのを防ぐだけでなく、 Ta_2O_5 薄膜(2)がガラス(1)表面を保護し、強酸、強アルカリの液による処理が可能になったことにもよることがわかった。

(6) 発明の他の実施例

本発明は無機絶縁性薄膜が裏面にもつけられた

(3)

第2図のような構造に対しても有効である。非晶質基板(1)としては単に硼硅酸ガラスだけでなく、その他の種々のガラス、溶融石英、アルミナのようなセラミックスに対しても有効である。また絶縁性薄膜(2)としては Ta_2O_5 だけでなく、 SiO_2 、 Si_3N_4 、アルミナ、それにそれらを主成分とする無機絶縁物に対しても有効である。また半導体薄膜(3)としては、単に多結晶シリコンだけでなくアモルファスシリコン、単結晶シリコンその他種々の化合物半導体に対しても有効である。またその絶縁膜や半導体膜を形成する方法も上記以外の真空蒸着法、CVD法等の方法によってもよい。

4. 図面の簡単な説明

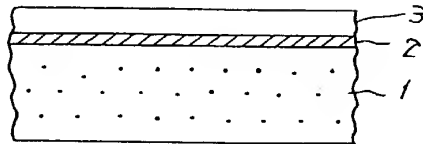
第1図及び第2図は本発明の構造を示す断面図である。

1, 4…非晶質基板、2, 5, 6…無機絶縁膜、3, 7…半導体薄膜。

代理人 弁理士 則 近 憲 佑
(ほか1名)

(4)

第 1 図



第 2 図

